

به نام خدا



محمد حسین معیری

دکتری مهندسی کامپیوتر - معماری کامپیوتر، دانشگاه شهید بهشتی  
استادیار دانشکده مهندسی برق (گروه الکترونیک)، دانشگاه شهید بهشتی

آدرس: دانشگاه شهید بهشتی، دانشکده مهندسی برق و کامپیوتر، طبقه دوم، اتاق ۲۱۹

<http://www.sbu.ac.ir/Pages/Profiles.aspx?proffid=388073>

آدرس پست الکترونیکی: h\_moaiyeri@sbu.ac.ir

تلفن تماس: ۲۹۹۰۴۱۰۵

افتخارات و عضویت در مجامع علمی بین‌المللی

- قرار گرفتن در لیست ۲٪ دانشمندان برتر دنیا
- پژوهشگر برگزیده دانشگاه شهید بهشتی سال ۱۳۹۸
- *IEEE Senior Member* (عضو ارشد موسسه بین‌المللی مهندسیین برق و الکترونیک (IEEE))
- Associate Editor مجله
- *IEEE Access* (Q1/ISI/IF=3.367)
- عضو هیات سردبیران و Associate Editor مجله
- *Circuits, Systems, and Signal Processing, Springer* (Q2/ISI/Impact Factor=2.225)

سوابق تدریس در دانشگاه شهید بهشتی:

- الکترونیک دیجیتال پیشرفته، دانشگاه شهید بهشتی (کارشناسی ارشد-دکتری)
- VLSI پیشرفته، دانشگاه شهید بهشتی (کارشناسی ارشد)
- VLSI، دانشگاه شهید بهشتی (کارشناسی ارشد)
- موضوعات پیشرفته در مهندسی سخت افزار، دانشگاه شهید بهشتی (کارشناسی)
- مدارهای منطقی و سیستم‌های دیجیتال، دانشگاه شهید بهشتی (کارشناسی)
- الکترونیک دیجیتال، دانشگاه شهید بهشتی (کارشناسی)
- اصول مهندسی برق، دانشگاه شهید بهشتی (کارشناسی)
- مدار الکترونیکی، دانشگاه شهید بهشتی (کارشناسی)
- مباحث ویژه در الکترونیک، دانشگاه شهید بهشتی (کارشناسی)
- مبانی الکترونیک دیجیتال، دانشگاه شهید بهشتی (کارشناسی)
- VHDL طراحی خودکار مدارهای دیجیتال، دانشگاه شهید بهشتی (کارشناسی)
- آزمایشگاه الکترونیک دیجیتال، دانشگاه شهید بهشتی (کارشناسی)
- برنامه‌سازی کامپیوتر، دانشگاه شهید بهشتی (کارشناسی)
- آزمایشگاه مدارهای منطقی، دانشگاه شهید بهشتی (کارشناسی)

- رتبه ارزشیابی تدریس با در نظر گرفتن ترم های ۳۹۲۱ تا ۳۹۸۱ (مستخرج از سیستم گلستان دانشگاه شهید بهشتی):
  - در میان اعضای هیات علمی گروه الکترونیک: ۱ از ۱۴
  - در میان اعضای هیات علمی دانشکده مهندسی برق: ۱ از ۶۷
  - در میان کل اعضای هیات علمی دانشگاه شهید بهشتی: ۱۱ از ۳۳۸

❖ نتایج ارزشیابی تدریس در طول مدت تدریس به عنوان عضو هیات علمی در دانشگاه شهید بهشتی

### ارزشیابی همه دانشجویان

سیستم جامع دانشگاهی													خلاصه نتایج ارزشیابی اعضای هیات علمی دانشگاه			زمان: ۱۳:۲۱ - ۱۳۹۹/۰۴/۲۶	
شماره گزارش: ۷۴۰													از ترم دوم سال تحصیلی ۹۳-۱۳۹۲ تا نیمسال اول ۹۹-			صفحه: ۱ از ۱	
دانشکده استاد: مهندسی برق													۱۳۹۸				
گروه آموزشی استاد: الکترونیک													میانگین معدل دانشگاه: ۱۷/۲۶				
ردیف	شماره استاد	نام استاد	وضعیت استخدامی	مرتبه علمی	میانگین			انحراف معیار	میانگین نمرات	میانگین نمرات	استاد در گروه آموزشی		تعداد پاسخ دهنده				
					استاد	گروه	دانشکده				رتبه	از		رتبه	از		
۱	۳۸۸۰۷۲	مغیری محمدحسین	بیمانی	استادیار	۱۹/۲۵	۱۷/۰۳	۱۶/۶۷	۱۵/۵۷	۳/۰۴	۱	۱۴	۱	۶۷	۱۱	۸۳۸	۴۵	۱۲۵۶

### ارزشیابی دانشجویان ممتاز

سیستم جامع دانشگاهی													خلاصه نتایج ارزشیابی اعضای هیات علمی دانشگاه			زمان: ۱۳:۲۲ - ۱۳۹۹/۰۴/۲۶	
شماره گزارش: ۷۴۰													از ترم دوم سال تحصیلی ۹۳-۱۳۹۲ تا نیمسال اول ۹۹-			صفحه: ۱ از ۱	
دانشکده استاد: مهندسی برق													۱۳۹۸				
گروه آموزشی استاد: الکترونیک													میانگین معدل دانشگاه: ۱۷/۴۲				
ردیف	شماره استاد	نام استاد	وضعیت استخدامی	مرتبه علمی	میانگین			انحراف معیار	میانگین نمرات	میانگین نمرات	استاد در گروه آموزشی		تعداد پاسخ دهنده				
					استاد	گروه	دانشکده				رتبه	از		رتبه	از		
۱	۳۸۸۰۷۲	مغیری محمدحسین	بیمانی	استادیار	۱۹/۵۲	۱۷/۱۱	۱۶/۸۶	۱۵/۵۷	۳/۰۴	۱	۱۴	۱	۶۷	۹	۸۳۸	۴۵	۳۹۰

### پایان نامه ها و رساله ها:

- راهنمایی رساله دکتری (دانشگاه شهید بهشتی): ۴ (۱ رساله دفاع شده است)
- مشاوره رساله دکتری: ۱۰
- راهنمایی پایان نامه کارشناسی ارشد (دانشگاه شهید بهشتی): ۲۸ (۲۰ پایان نامه دفاع شده است)
- راهنمایی پایان نامه کارشناسی ارشد (سایر دانشگاه ها (صنعتی شریف، اصفهان ...)): ۱۱

#### زمینه‌های پژوهشی:

- مدارهای مجتمع مبتنی بر فناوری‌های نوظهور
- محاسبات تقریبی
- مدارهای مجتمع نورومورفیک
- میان‌ارتباط‌های VLSI
- منطق چند ارزشی

#### شاخص‌های ارجاعات:

**Scopus H-index: 26**

**Google Scholar H-index: 31**

#### کتاب تالیفی:

مریم نوروزی، محمد حسین معیری، کیوان ناوی، "مدارهای VLSI پیشرفته"، انتشارات دانشگاه شهید بهشتی، ۱۳۹۶.  
(نامزد کتاب سال در موضوع مهندسی برق در سی و ششمین دوره کتاب سال جمهوری اسلامی ایران)

#### ثبت اختراع U.S. Patent

M. Tanzify Foomany, K. Navi, O. Hashemipour, and **M. H. Moaiyeri**, Plurality Voter Circuit, *U.S. Patent*, US10084456B2, 2018.

#### مقالات علمی:

### Journal Papers

1. **M. H. Moaiyeri**, M. K. Q. Jooq, A. Al-Shidaifat and H. Song "Breaking the Limits in Ternary Logic: An Ultra-Efficient Auto-Backup/Restore Nonvolatile Ternary Flip-Flop Using Negative Capacitance CNTFET Technology", *IEEE Access*, Vol. 9, pp. 132641-132651, 2021.
2. M. Ahmadinejad, and **M. H. Moaiyeri**, "Energy- and Quality-Efficient Approximate Multipliers for Neural Network and Image Processing Applications", *IEEE Transactions on Emerging Topics in Computing*, DOI: 10.1109/TETC.2021.3072666, 2021.
3. F. Behbahani, M. K. Q. Jooq, **M. H. Moaiyeri**, and K. Tamersit, "Leveraging Negative Capacitance CNTFETs for Image Processing: An Ultra-Efficient Ternary Image Edge Detection Hardware", *IEEE Transactions on Circuits and Systems I: Regular Papers*, DOI: 10.1109/TCSI.2021.3112798, 2021.
4. M. K. Q. Jooq, **M. H. Moaiyeri**, and K. Tamersit, "Ultra-Compact Ternary Logic Gates Based on Negative Capacitance Carbon Nanotube FETs", *IEEE Transactions on Circuits and Systems II: Express Briefs*, Vo. 68, No. 6, pp. 2162 -2166, 2021.
5. F. Razi, **M. H. Moaiyeri**, and R. Rajaei, "Design of an Energy-Efficient Radiation-Hardened Non-volatile Magnetic Latch", *IEEE Transactions on Magnetics*, Vol. 57, No. 1, pp. 1-10, 2021.
6. A. Amirany, K. Jafari, and **M. H. Moaiyeri**, "High-Performance Radiation-Hardened Spintronic Retention Latch and Flip-Flop for Highly Reliable Processors", *IEEE Transactions on Device and Materials Reliability*, Vol. 21, No. 2, pp. 215-223, 2021.

7. S. Salavati, **M. H. Moaiyeri**, and K. Jafari, "Ultra-Efficient Nonvolatile Approximate Full-Adder with Spin-Hall Assisted MTJ Cells for In-Memory Computing Applications", *IEEE Transactions on Magnetics*, Vol. 57, No. 5, pp. 1-11, 2021.
8. S. G. Hamedani, **M. H. Moaiyeri**, M. Meghdadi, and M. R. Khezeli, "Vertical Noise Reduction in 3D Mixed-Signal Integrated Circuits with Graphene Nanoribbon and Carbon Nanotube Interconnects", *IEEE Transactions on Components, Packaging and Manufacturing Technology*, Vol. 11, No. 2, pp. 302-311, 2021.
9. A. Amirany, K. Jafari, and **M. H. Moaiyeri**, "High-Performance Spintronic Nonvolatile Ternary Flip-Flop and Universal Shift Register", *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, Vol. 29, No. 5, pp. 916-924, 2021.
10. K. Tamersit, M. K. Q. Jooq, and **M. H. Moaiyeri**, "Computational Investigation of Negative Capacitance Coaxially-Gated Carbon Nanotube Field-Effect Transistors", *IEEE Transactions on Electron Devices*, Vol. 68, No. 1, pp. 376 - 384, 2021.
11. S. G. Hamedani, **M. H. Moaiyeri**, "Crosstalk Delay and Noise Optimization in Nanoscale Multi-line Interconnects Based on Repeater Staggering in Ternary Logic", *ECS Journal of Solid State Science and Technology*, DOI: 10.1149/2162-8777/ac2b3e, 2021.
12. F. Razi, **M. H. Moaiyeri**, and S. Mohammadi, "A Magnetic Reconfigurable Ternary NOR/NAND Logic for Logic-in-Memory Applications", *SPIN*, DOI: 10.1142/S2010324721500235, 2021.
13. K. Tamersit, M. K. Q. Jooq, **M. H. Moaiyeri**, "Analog/RF performance assessment of ferroelectric junctionless carbon nanotube FETs: A quantum simulation study", *Physica E: Low-dimensional Systems and Nanostructures*, Vol. 134, pp. 114915-1-8, 2021.
14. A. Amirany, K. Jafari, and **M. H. Moaiyeri**, "A Task-Schedulable Nonvolatile Spintronic Field-Programmable Gate Array", *IEEE Magnetics Letters*, Vol. 12, 4502304, 2021.
15. M. K. Q. Jooq, F. Behbahani, and **M. H. Moaiyeri**, "An Ultra-Efficient Recycling Folded Cascode OTA Based on GAA-CNTFET Technology for MEMS/NEMS Capacitive Readout Applications", *AEU-International Journal of Electronics and Communications*, Vol. 136, pp. 153773: 1-11, 2021.
16. P. Azimi, **M. H. Moaiyeri**, and S. G. Hamedani, "An Energy-Efficient Crosstalk Reduction Strategy for On-Chip Buses Using Carbon-Based Transistors and Interconnects", *ECS Journal of Solid State Science and Technology*, Vol. 10, No. 5, pp. 1-11, 2021.
17. F. Salmanpour, **M. H. Moaiyeri**, and F. Sabetzadeh, "Ultra-Compact Imprecise 4:2 Compressor and Multiplier Circuits for Approximate Computing in Deep Nanoscale", *Circuits, Systems, and Signal Processing*, Vol. 40, No. 9, pp. 4633-4650, 2021.
18. R. Karimi, **M. H. Moaiyeri**, and S. G. Hamedani, "An Ultra-Energy-Efficient Crosstalk-Immune Interconnect Architecture Based on Multilayer Graphene Nanoribbons for Deep-Nanometer Technologies", *Journal of Computational Electronics*, Vol. 20, No. 3, pp. 1411-1421, 2021.
19. F. M. Sardroudi, M. Habibi, and **M. H. Moaiyeri**, "CNFET-based design of efficient ternary half adder and 1-trit multiplier circuits using dynamic logic", *Microelectronics Journal*, Vol. 113, pp. 1-12, 2021.
20. M. K. Q. Jooq, M. Ahmadinejad and **M. H. Moaiyeri**, "Ultra-Efficient Imprecise Multipliers Based on Innovative 4:2 Approximate Compressors", *International Journal of Circuit Theory and Applications*, Vol. 49, No. 1, pp. 169-184, 2021.
21. M. Morsali and **M. H. Moaiyeri**, "Ultra-High-Performance Magnetic Nonvolatile Level Converter Flip-Flop with Spin-Hall Assistance for Dual-Supply Systems with Power Gating Architecture", *Circuits, Systems, and Signal Processing*, Vol. 40, No. 3, pp. 1383-1396, 2021.
22. F. M. Sardroudi, M. Habibi, and **M. H. Moaiyeri**, "A low-power dynamic ternary full adder using carbon nanotube field-effect transistors", *AEU-International Journal of Electronics and Communications*, Vol. 131, pp. 153600: 1-10, 2021.
23. A. Amirany, **M. H. Moaiyeri**, K. Jafari and M. Meghdadi, "Stochastic Spintronic Neuron for Hardware Implementation of Neural Networks" *The CSI Journal of Computer Science and Engineering*, Accepted, 2021.
24. A. Amirany, **M. H. Moaiyeri**, and K. Jafari, "Nonvolatile Associative Memory Design Based on Spintronic Synapses and CNTFET Neurons", *IEEE Transactions on Emerging Topics in Computing*, DOI: 10.1109/TETC.2020.3026179, 2020.
25. S. G. Hamedani and **M. H. Moaiyeri**, "Comparative Analysis of the Crosstalk Effects in Multilayer Graphene Nanoribbon and MWCNT Interconnects in Sub-10 nm Technologies", *IEEE Transactions on Electromagnetic Compatibility*, Vol. 62, No. 2, pp. 561-570, 2020.

26. A. Amirany, K. Jafari, and **M. H. Moaiyeri**, "True Random Number Generator for Reliable Hardware Security Modules Based on a Neuromorphic Variation-Tolerant Spintronic Structure", *IEEE Transactions on Nanotechnology*, Vol. 19, pp. 784-791, 2020.
27. A. Amirany, K. Jafari, and **M. H. Moaiyeri**, "BVA-NQSL: A Bio-inspired Variation Aware Nonvolatile Quaternary Spintronic Latch", *IEEE Magnetics Letters*, Vol. 11, 4505905, pp. 1-5, 2020.
28. A. Bozorgmehr, M. K. Q. Jooq, **M. H. Moaiyeri**, K. Navi, and N. Bagherzadeh, "A novel digital fuzzy system for image edge detection based on wrap-gate carbon nanotube transistors", *Computers & Electrical Engineering*, Vol. 87, pp. 106811: 1-19, 2020.
29. S. B. Mamaghani, **M. H. Moaiyeri** and G. Jaberipur, "Design of an Efficient Fully Nonvolatile and Radiation-Hardened Majority-Based Magnetic Full Adder Using FinFET/MTJ", *Microelectronics Journal*, Vol. 103, pp. 104864-1-104864-12, 2020.
30. A. A. Javadi, M. Morsali and **M. H. Moaiyeri**, "Magnetic Nonvolatile Flip-Flops with Spin-Hall Assistance for Power Gating in Ternary Systems", *Journal of Computational Electronics*, Vol. 19, No. 3, pp. 1175-1186, 2020.
31. A. Bozorgmehr, M. K. Q. Jooq, **M. H. Moaiyeri**, K. Navi, and N. Bagherzadeh, "A High-Performance Fully Programmable Membership Function Generator based on 10nm Gate-All-Around CNTFETs", *AEU-International Journal of Electronics and Communications*, Vol. 123, pp. 153293: 1-14, 2020.
32. M. Ahmadinejad and **M. H. Moaiyeri**, "Energy-Efficient Magnetic 5:2 Compressors Based on SHE Assisted Hybrid MTJ/FinFET Logic", *Journal of Computational Electronics*, Vol. 19, No. 1, pp. 206-221, 2020.
33. P. NavaeiLavasani, S. Adeli, M. R. Taheri, **M. H. Moaiyeri**, and K. Navi, "Fast and Energy-Efficient FPGA Realization of RNS Reverse Converter for the Ternary 3-moduli Set  $\{3^n-2, 3^n-1, 3^n\}$ ", *SN Applied Sciences*, Vol. 2, No. 2, pp. 269-281, 2020.
34. M. Morsali and **M. H. Moaiyeri**, "NVLCFF: An Energy-Efficient Magnetic Nonvolatile Level Converter Flip-Flop for Ultra-Low-Power Design", *Circuits, Systems, and Signal Processing*, Vol. 39, No. 6, pp. 2841-2859, 2020.
35. M. Ahmadinejad, N. Taheri, **M. H. Moaiyeri**, "Energy-Efficient Magnetic Approximate Full Adder with Spin-Hall Assistance for Signal Processing Applications", *Analog Integrated Circuits and Signal Processing*, Vol. 102, No. 3, pp. 645-657, 2020.
36. F. Sabetzadeh, **M. H. Moaiyeri** and M. Ahmadinejad, "A Majority-Based Imprecise Multiplier for Ultra-Efficient Approximate Image Multiplication", *IEEE Transactions on Circuits and Systems I: Regular Papers*, Vol. 66, No. 11, pp. 4200-4208, 2019.
37. A. Amirany, **M. H. Moaiyeri** and K. Jafari, "Process-in-Memory Using a Magnetic-Tunnel-Junction Synapse and a Neuron Based on a Carbon Nanotube Field-Effect Transistor", *IEEE Magnetics Letters*, Vol. 10, No. pp. 1-5, 2019.
38. S. G. Hamedani and **M. H. Moaiyeri**, "Impacts of Process and Temperature Variations on the Crosstalk Effects in Sub-10nm Multilayer Graphene Nanoribbon Interconnects", *IEEE Transactions on Device and Materials Reliability*, Vol. 19, No. 4, pp. 630-641, 2019.
39. M. Ahmadinejad, **M. H. Moaiyeri** and Farnaz Sabetzadeh, "Energy and Area Efficient Imprecise Compressors for Approximate Multiplication at Nanoscale", *AEU-International Journal of Electronics and Communications*, Vol. 110, pp. 152859:1-11, 2019.
40. F. Razi, **M. H. Moaiyeri**, R. Rajaei and S. Mohammadi, "A Variation-Aware Ternary Spin-Hall Assisted STT-RAM Based on Hybrid MTJ/GAA-CNTFET Logic", *IEEE Transactions on Nanotechnology*, Vol. 18, No. 1, pp. 598-605, 2019.
41. M. R. Khezeli, **M. H. Moaiyeri** and A. Jalali, "Comparative Analysis of Simultaneous Switching Noise Effects in MWCNT Bundle and Cu Power Interconnects in CNTFET-based Ternary Circuits", *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, Vol. 27, No. 1, pp. 37-46, 2019.
42. M. R. Khezeli, **M. H. Moaiyeri** and A. Jalali, "Active Shielding of MWCNT Bundle interconnects: An Efficient Approach to Cancellation of Crosstalk-Induced Functional Failures in Ternary Logic", *IEEE Transactions on Electromagnetic Compatibility*, Vol. 61, No. 1, pp. 100-110, 2019.
43. S. Sayyah Ensan, **M. H. Moaiyeri**, M. Moghaddam, S. Hessabi, "A Low-Power Single-Ended SRAM in FinFET Technology", *AEU-International Journal of Electronics and Communications*, Vol. 99, pp. 361-368, 2019.

44. S. Sayyah Ensan, **M. H. Moaiyeri**, B. Ebrahimi, S. Hessabi, A. Afzali-Kusha, "A Low-Leakage and High-Writable SRAM Cell with Back-Gate Biasing in FinFET Technology", *Journal of Computational Electronics*, Vol. 18, No. 2, pp. 519-526, 2019.
  45. S. Fakhari, N. Hajizadeh Bastani, **M. H. Moaiyeri**, "A low-power and area-efficient quaternary adder based on CNTFET switching logic", *Analog Integrated Circuits and Signal Processing*, Vol. 98, No. 1, pp. 221-232, 2019.
  46. M. Bagherizadeh, **M. H. Moaiyeri** and M. Eshghi, "A high-performance 5-to-2 compressor cell based on carbon nanotube FETs", *Taylor and Francis, International Journal of Electronics*, Vol. 106, No. 6, pp. 912-927, 2019.
  47. F. Sharifi, M. H. Moaiyeri, H. Sharifi, K. Navi and H. Thapliyal, "On the Design of Quaternary Arithmetic Logic Unit Based on CNTFETs", *International Journal of Electronics Letters*, Vol. 7, No. 1, pp. 1-13, 2019.
  48. **M. H. Moaiyeri**, Z. Mehdizadeh Taheri, M. R. Khezeli, and A. Jalali, "Efficient Passive Shielding of MWCNT Interconnects to Reduce Crosstalk Effects in Multiple-Valued Logic Circuits", *IEEE Transactions on Electromagnetic Compatibility*, Vol. 61, No. 5, pp. 1593 - 1601, 2019.
  49. A. Bozorgmehr, **M. H. Moaiyeri**, K. Navi and N. Bagherzadeh, "Ultra-Efficient Fuzzy Min/Max Circuits Based on Carbon Nanotube FETs", *IEEE Transactions on Fuzzy Systems*, Vol. 26, No. 2, pp. 1073-1078, 2018.
  50. **M. H. Moaiyeri**, Z. Hajmohammadi, M. R. Khezeli and A. Jalali, "Effective Reduction in Crosstalk Effects in Quaternary Integrated Circuits Using Mixed Carbon Nanotube Bundle Interconnects", *ECS Journal of Solid State Science and Technology*, Vol. 7, No. 5, pp. M69-M76, 2018.
  51. M. R. Khezeli, A. Jalali and **M. H. Moaiyeri** "On the Impacts of Process and Temperature Variations on the Crosstalk Effects in MWCNT Bundle Nanointerconnects in Ternary Logic", *IEEE Transactions on Nanotechnology*, Vol. 17, No. 2, pp. 238-249, 2018.
  52. A. Arasteh, **M. H. Moaiyeri**, M. R. Taheri, K. Navi and N. Bagherzadeh, "An Energy and Area Efficient 4:2 Compressor Based on FinFETs", *Integration The VLSI Journal*, Vol. 60, pp. 224-231, 2018.
- (یکی از مقالات با بیشترین ارجاع در ژورنال)
53. **M. H. Moaiyeri**, F. Sabetzadeh and S. Angizi, "An Efficient Majority-Based Compressor for Approximate Computing In The Nano Era", *Microsystem Technologies*, Vol. 24, No. 3, pp 1589-1601, 2018.
  54. S. Sayyah Ensan, **M. H. Moaiyeri**, S. Hessabi, "A Robust and Low-Power Near-Threshold SRAM in 10-nm FinFET Technology", *Analog Integrated Circuits and Signal Processing*, Vol. 94, No. 3, pp 497-506, 2018.
  55. N. Hajizadeh Bastani, **M. H. Moaiyeri** and K. Navi, "An Energy- and Area-Efficient Approximate Ternary Adder Based on CNTFET Switching Logic", *Circuits, Systems, and Signal Processing*, Vol. 37, No. 5, pp. 1863-1883, 2018.
  56. S. Azimi, S. Angizi and **M. H. Moaiyeri**, "Efficient and Robust SRAM Cell Design Based on Quantum-dot Cellular Automata", *ECS Journal of Solid State Science and Technology*, Vol. 7, No. 3, pp. Q38-Q45, 2018.
  57. M. H. Bagheri, M. Bagherizadeh, M. Moradi, **M. H. Moaiyeri**, "Design of CNTFET-based Current-mode Multi-input  $m: 3$  ( $4 \leq m \leq 7$ ) Counters", *Taylor and Francis, IETE Journal of Research*, Vol. 67, No. 3, pp. 322-332, 2021.
  58. F. Sharifi, A. Panahi, **M. H. Moaiyeri** and K. Navi, "High Performance CNFET-based Ternary Full Adders", *Taylor and Francis, IETE Journal of Research*, Vol. 64, No. 1, pp. 108-115, 2018.
  59. M. R. Khezeli, **M. H. Moaiyeri** and A. Jalali, "Analysis of Crosstalk Effects for Multiwalled Carbon Nanotube Bundle Interconnects in Ternary Logic and Comparison with Cu Interconnects", *IEEE Transactions on Nanotechnology*, Vol. 16, No. 1, pp. 107-117, 2017.
  60. M. Moghaddam, **M. H. Moaiyeri** and M. Eshghi, "Design and Evaluation of an Efficient Schmitt Trigger-based Hardened Latch in CNTFET Technology", *IEEE Transactions on Device and Materials Reliability*, Vol. 17, No. 1, pp. 267-277, 2017.
  61. **M. H. Moaiyeri** and F. Razi, "Performance Analysis and Enhancement of 10-nm GAA CNTFET-based Circuits in the Presence of CNT-Metal Contact Resistance", *Journal of Computational Electronics*, Vol. 16, No. 2, pp. 240-252, 2017.

62. M. Bagherian Khosroshahy, **M. H. Moaiyeri**, S. Angizi, N. Bagherzadeh and K. Navi, "Quantum-Dot Cellular Automata Circuits with Reduced External Fixed Inputs", *Microprocessors and Microsystems*, Vol. 50, pp. 154-163, 2017.
63. E. Taherkhani, **M. H. Moaiyeri** and S. Angizi, "Design of an Ultra-Efficient Reversible Full Adder-Subtractor in Quantum-dot Cellular Automata", *Optik*, Vol. 142, pp. 557-563, 2017.
64. M. Bagherian Khosroshahy, **M. H. Moaiyeri**, K. Navi and N. Bagherzadeh, "An Energy and Cost Efficient Majority-Based RAM Cell in Quantum-dot Cellular Automata", *Elsevier, Results in Physics*, Vol. 7, 3543-3551, 2017.
65. M. Akbari, O. Hashemipour, **M. H. Moaiyeri** and A. Aghajani, "An Efficient Approach to Enhance Bulk-Driven Amplifiers", *Analog Integrated Circuits and Signal Processing*, Vol. 92, No. 3, pp. 489-499, 2017.
66. **M. H. Moaiyeri**, A. Rahi, F. Sharifi and K. Navi, "Design and Evaluation of Energy-Efficient Carbon Nanotube FET-Based Quaternary Minimum and Maximum Circuits", *Elsevier, Journal of Applied Research and Technology*, Vol. 15, No. 3, pp. 233-241, 2017.
67. M. Bagherzadeh, **M. H. Moaiyeri** and M. Eshghi, "Digital Counter cell Design using carbon nanotube FETs", *Elsevier, Journal of Applied Research and Technology*, Vol. 15, No. 3, pp. 211-222, 2017.
68. **M. H. Moaiyeri**, R. Chavoshisani, A. Jalali, K. Navi and O. Hashemipour, "Efficient radix-r adders for nanoelectronics", *Taylor and Francis, International Journal of Electronics*, Vol. 103, No. 2, pp. 281-296, 2016.
69. **M. H. Moaiyeri**, M. Nasiri and N. Khastoo, "An Efficient Ternary Serial Adder Based on Carbon Nanotube FETs", *Elsevier, Engineering Science and Technology, an International Journal*, Vol. 19, No. 1, pp. 271-278, 2016.
70. **M. H. Moaiyeri**, Sh. Sedighiani, F. Sharifi and K. Navi, "Design and Analysis of Carbon Nanotube FET-Based Quaternary Full Adders", *Frontiers of Information Technology & Electronic Engineering*, Vol. 17, No. 10, pp. 1056-1066, 2016.
71. M. Moghaddam, S. Timarchi, **M. H. Moaiyeri** and M. Eshghi, "An Ultra-Low-Power 9T SRAM Cell Based on Threshold Voltage Techniques", *Circuits, Systems, and Signal Processing*, Vol. 35, No. 5, pp. 1437-1455, 2016.
72. F. Sharifi, **M. H. Moaiyeri**, K. Navi and N. Bagherzadeh, "Ultra-Low-Power Carbon Nanotube FET-based Quaternary Logic Gates", *Taylor and Francis, International Journal of Electronics*, Vol. 103, No. 9, 1524-1537, 2016.
73. A. Panahi, F. Sharifi, **M. H. Moaiyeri** and K. Navi, "CNFET-Based Approximate Ternary Adders for Energy-Efficient Image Processing Applications", *Microprocessors and Microsystems*, Vol. 47, Part B, pp. 454-465, 2016.
74. M. R. Taheri, R. Akbar, F. Safaei, and **M. H. Moaiyeri**, "Comparative Analysis of Adiabatic Full Adder Cells in CNFET technology", *Elsevier, Engineering Science and Technology, an International Journal*, Vol. 19, No. 4, pp. 2119-2128, 2016.
75. M. Moghaddam, **M. H. Moaiyeri** and M. Eshghi, "FinFET Based Level Converter for Multi-VDD System Design", *The CSI Journal of Computer Science and Engineering*, Vol. 14, No. 1, pp. 23-28, 2016.
76. R. Chavoshisani, **M. H. Moaiyeri** and O. Hashemipour, "A High-Performance Low-Voltage Current-Mode Min/Max Circuit", *Emerald, The International Journal for Computation and Mathematics in Electrical and Electronic Engineering*, Vol. 34, No. 4, pp. 1172-1183, 2015.
77. F. Sharifi, **M. H. Moaiyeri**, K. Navi and N. Bagherzadeh, "Quaternary Full Adder Cells Based on Carbon Nanotube FETs", *Journal of Computational Electronics*, Vol. 14, No. 3, pp. 762-772, 2015.
78. S. Angizi, **M. H. Moaiyeri**, S. Farrokhi, K. Navi and N. Bagherzadeh, "Designing Quantum-dot Cellular Automata Counters with Energy Consumption Analysis", *Microprocessors and Microsystems*, Vol. 39, No. 7, pp. 512-520, 2015.
79. F. Sharifi, **M. H. Moaiyeri**, K. Navi and Nader Bagherzadeh, "Robust and Energy-Efficient Carbon Nanotube FET-based MVL Gates; A Novel Design Approach", *Microelectronics Journal*, Vol. 46, No. 12, Part A, pp. 1333-1342, 2015.
80. M. Moghaddam, **M. H. Moaiyeri**, M. Eshghi and A. Jalali, "A Low-Power Multiplier Using an Efficient Single-Supply Voltage Level Converter", *Journal of Circuits, Systems, and Computers*, Vol. 24, No. 8, pp. 1550124\_1-1550124\_15, 2015.

81. S. Sheikhfaal, S. Angizi, S. Sarmadi, **M. H. Moaiyeri** and S. Sayedsalehi, "Designing Efficient QCA Logical Circuits With Power Dissipation Analysis", *Microelectronics Journal*, Vol. 46, No. 6, pp. 462-471, 2015. (یکی از مقالات با بیشترین ارجاع در ژورنال)
  82. N. Pounaki, **M. H. Moaiyeri**, K. Navi and N. Bagherzadeh, "An Ultra-efficient Imprecise Adder for Approximate Computing Based on CNTFET", *The CSI Journal of Computer Science and Engineering*, Vol. 13, No. 1, pp. 31-37, 2015.
  83. R. Zarhoun, **M.H. Moaiyeri**, S. Shirinabadi Farahani and K. Navi, "An Efficient Five-input Exclusive-OR circuit Based on Carbon Nanotube FETs", *Electronics and Telecommunications Research Institute (ETRI) Journal*, Vol. 36, No. 1, pp. 89-98, 2014.
  84. **M. H. Moaiyeri**, R. Faghieh Mirzaee, A. Doostaregan, K. Navi and O. Hashemipour, "A universal method for designing low-power carbon nanotube FET-based multiple-valued logic circuits", *IET Computers & Digital Techniques*, Vol. 7, No. 4, pp. 167-181, 2013.
  85. S. Mehrabi, R. Faghieh Mirzaee, **M. H. Moaiyeri**, K. Navi and O. Hashemipour, "CNTFET-based Designs of Energy-efficient and Symmetric 3-input Exclusive-OR and Full Adder Circuits", *Springer, Arabian Journal for Science and Engineering*, Vol. 38, No. 12, pp. 3367-3382, 2013.
  86. **M. H. Moaiyeri**, K. Navi and O. Hashemipour, "Design and Evaluation of CNFET-based Quaternary Circuits", *Circuits, Systems, and Signal Processing*, Vol. 31, No. 5, pp. 1631-1652, 2012.
  87. **M. H. Moaiyeri**, R. Chavoshisani, A. Jalali, K. Navi and O. Hashemipour, "High-performance Mixed-Mode Universal Min-Max Circuits for Nanotechnology", *Circuits, Systems, and Signal Processing*, Vol. 31, No. 2, pp. 465-488, 2012.
  88. **M. H. Moaiyeri**, R. Faghieh Mirzaee, K. Navi and A. Momeni, "Design and analysis of a high-performance CNFET-based Full Adder", *Taylor and Francis, International Journal of Electronics*, Vol. 99, No. 1, pp. 113-130, 2012.
  89. M. R. Reshadinezhad, **M. H. Moaiyeri** and K. Navi, "An Energy-Efficient full adder cell using CNFET Technology" *IEICE Transactions on Electronics*, Vol. E95-C, No. 4, pp. 744-751, 2012.
  90. **M. H. Moaiyeri**, A. Doostaregan and K. Navi, "Design of Energy-Efficient and Robust Ternary Circuits for Nanotechnology", *IET Circuits, Devices & Systems*, Vol. 5, No. 4, pp. 285-296, 2011.
- (یکی از مقالات با بیشترین ارجاع در ژورنال)
91. K. Navi, A. Doostaregan, **M. H. Moaiyeri** and O. Hashemipour, "A Hardware-Friendly Arithmetic Method and Efficient Implementations for Designing Digital Fuzzy Adders", *Fuzzy Sets and Systems*, Vol. 185, No. 1, pp. 111-124, 2011.
  92. **M. H. Moaiyeri**, R. Faghieh Mirzaee, K. Navi and O. Hashemipour, "Efficient CNTFET-based Ternary Full Adder Cells for Nanoelectronics", *Springer, Nano-Micro Letters*, Vol. 3, No. 1, pp. 43-50, May. 2011.
- (مقاله منتخب به عنوان Cover Paper مجله)
93. **M. H. Moaiyeri**, A. Jahanian and K. Navi, "Comparative Performance Evaluation of Large FPGAs with CNFET- and CMOS-based Switches in Nanoscale", *Springer, Nano-Micro Letters*, Vol. 3, No. 3, pp. 178-188, 2011.
  94. M. A. Tehrani, F. Safaei, **M. H. Moaiyeri** and K. Navi, "Design and Implementation of Multistage Interconnection Networks Using Quantum-Dot Cellular Automata", *Microelectronics Journal*, Vol. 42, No. 6, pp. 913-922, 2011.
  95. K. Navi, H. Hossein Sajedi, R. Faghieh Mirzaee, **M. H. Moaiyeri**, A. Jalali and O. Kavehei, "High-Speed Full Adder Based on Minority Function and Bridge Style for Nanoscale", *Integration The VLSI Journal*, Vol. 44, No. 3, pp. 155-162, 2011. (یکی از مقالات با بیشترین ارجاع در ژورنال)
  96. R. Faghieh Mirzaee, **M. H. Moaiyeri**, H. Khorsand and K. Navi "A New Robust and High-Performance Hybrid Full Adder Cell", *Journal of Circuits, Systems, and Computers (JCSC)*, Vol. 20, No. 4, pp. 641-655, 2011.
  97. **M. H. Moaiyeri**, R. Faghieh Mirzaee, K. Navi, T. Nikoubin, and O. Kavehei, "Novel Direct Designs for 3-Input XOR Function for Low Power and High-Speed Applications", *Taylor and Francis, International Journal of Electronics*, Vol. 97, No. 6, pp. 647-662, Jun. 2010.
- (یکی از ۱۰ مقاله با بیشترین ارجاع در ژورنال 2009-2010) (Most Read Article) (Editor's Choice Article).



98. K. Navi, R. Sharifi Rad, **M. H. Moaiyeri** and A. Momeni, "A Low-Voltage and Energy-Efficient Full Adder Cell Based on Carbon Nanotube Technology" *Springer, Nano-Micro Letters*, Vol. 2, No. 2, pp. 114-120, 2010.
  99. M. Jamalizadeh, F. Sharifi, **M. H. Moaiyeri**, K. Navi and O. Hashemipour, "Five New MVL Current Mode Differential Absolute value Circuits Based on Carbon Nano-Tube Field Effect Transistors (CNTFETs)" *Springer, Nano-Micro Letters*, Vol. 2, No. 4, pp. 227-234, 2010.
  100. K. Navi, **M. H. Moaiyeri**, R. Faghieh Mirzaee, O. Hashemipour, and B. Mazloom Nezhad, "Two new low-power full adders based on majority-not gates", *Microelectronics Journal*, Vol. 40, No. 1, pp. 126-130, Jan. 2009. (یکی از مقالات با بیشترین ارجاع در ژورنال)
۱۰۱. حمید محمدی و محمد حسین معیری، "یک روش کارآمد برای ردیابی خودروها جهت تعیین تراکم ترافیک در سامانه های ترابری هوشمند با کمک پردازش تصویر"، پژوهشنامه حمل و نقل، پذیرفته شده و آماده انتشار، ۱۳۹۹.
۱۰۲. عبدالله امیرانی، کیان جعفری و محمد حسین معیری "مدل سخت افزاری برای نورون اتفاقی مبتنی بر پیوند تونل مغناطیسی در جریان های کمتر از جریان بحرانی"، مجله هوش محاسباتی در مهندسی برق، پذیرفته شده و آماده انتشار، ۱۳۹۹.

## Conference Papers

1. A. Amirany, **M. H. Moaiyeri** and K. Jafari, "MTMR-SNQM: Multi-Tunnel Magnetoresistance Spintronic Non-volatile Quaternary Memory", In *proc., 51<sup>st</sup> IEEE International Symposium on Multiple-Valued Logic (ISMVL)*, Nursultan, Kazakhstan, May 2021. (IEEE Conference)
2. A. Amirany, M. Meghdadi, **M. H. Moaiyeri** and K. Jafari, "Stochastic Spintronic Neuron with Application to Image Binarization", *26<sup>th</sup> International Computer Conference, Computer Society of Iran*, Tehran, Iran, Jan. 2021. (IEEE Conference)
3. S. G. Hamedani, and **M. H. Moaiyeri**, "Comparative analysis of the impacts of CNTFET and GNR-FET drivers on the crosstalk effects in MLGMR interconnects at 7nm technology node", *10<sup>th</sup> International Conference on Computer and Knowledge Engineering*, Mashhad, Iran, Oct. 2020. (IEEE Conference)
4. A. Amirany, K. Jafari and **M. H. Moaiyeri**, "High-Performance and Soft Error Immune Spintronic Retention Latch for Highly Reliable Processors", *28<sup>th</sup> Iranian Conference on Electrical Engineering*, Tabriz, Iran, May 2020. (IEEE Conference)
5. A. Amirany, **M. H. Moaiyeri** and K. Jafari, "Bio-Inspired Nonvolatile and Low-Cost Spin-Based 2-Bit per Cell Memory", In *Proc. 25<sup>th</sup> International Computer Conference, Computer Society of Iran*, Tehran, Iran, Jan. 2020. (IEEE Conference)
6. M. R. Khezeli, **M. H. Moaiyeri** and A. Jalali, "Investigating Active Shielding Method for Reducing the Crosstalk Effects in Copper and MWCNT Bundle Interconnects in Ternary Logic", *26<sup>th</sup> Iranian Conference on Electrical Engineering*, Mashhad, Iran, May, 2018, pp. 168-172. (IEEE Conference)
7. M. R. Khezeli, A. Jalali and **M. H. Moaiyeri** "A Comparative Performance Analysis of Copper and MWCNT Bundle Interconnects in Ternary Logic", In *Proc. 26<sup>th</sup> Iranian Conference on Electrical Engineering*, Mashhad, Iran, May, 2018, pp. 173-177. (IEEE Conference)
8. A. Bozorgmehr, **M. H. Moaiyeri** and K. Navi, "Multi-Input Fuzzy Min/Max Circuits Based on Carbon Nanotube FETs", In *Proc. Third International Conference On Intelligent Decision Science*, Tehran, Iran, May 2018 (ISC Conference)
9. M. Bagherian Khosroshahy, **M. H. Moaiyeri**, and K. Navi, "Design and Evaluation of a 5-Input Majority Gate-Based Content-Addressable Memory Cell in Quantum-Dot Cellular Automata", In *Proc. 19<sup>th</sup> International Symposium on Computer Architecture and Digital Systems (CADSD)*, Kish, Iran, Dec. 2017. (IEEE Conference)
10. M. Moghaddam, **M. H. Moaiyeri** and M. Eshghi, "A Low-Voltage Level Shifter Based on Double-Gate MOSFET", In *Proc. 18<sup>th</sup> International symposium on Computer Architecture and Digital Systems (CADSD)*, Tehran, Iran, Oct. 2015. (IEEE Conference)
11. M. Moghaddam, **M. H. Moaiyeri** and M. Eshghi, "Ultra Low-Power 7T SRAM Cell Design Based on CMOS", In *Proc. 23<sup>rd</sup> Iranian Conference on Electrical Engineering*, Tehran, Iran, May 2015. (IEEE Conference)

12. M. Moghaddam, **M. H. Moaiyeri** and S. E. Afjei, "Islanding detection of solar power plants by considering the dynamics of PV and MPPT", In *Proc. 5<sup>th</sup> Conference on Thermal Power Plants*, Tehran, Iran, Jun. 2014. (**IEEE Conference**)
13. M. Moghaddam, **M. H. Moaiyeri**, A. Jalali and M. Eshghi, "Low-Voltage Multi-V<sub>TH</sub> Single-Supply Level Converters Based on CNTFETs", In *Proc. 22<sup>nd</sup> Iranian Conference on Electrical Engineering*, Tehran, Iran, May 2014. (**IEEE Conference**)
14. R. Faghieh Mirzaee, **M. H. Moaiyeri**, M. Maleknejad, K. Navi and O. Hashemipour "Dramatically Low-Transistor-Count High-Speed Ternary Adders" In *proc., 43<sup>rd</sup> IEEE International Symposium on Multiple-Valued Logic (ISMVL)*, Tomaya, Japan, Feb. 2013, pp. 170-175. (**IEEE Conference**)
15. M. Moradi, R. Faghieh Mirzaee, **M. H. Moaiyeri** and K. Navi, "An Applicable High-Efficient CNTFET-Based Full Adder Cell for Practical Environments", In *Proc. 16<sup>th</sup> International symposium on Computer Architecture and Digital Systems (CADSD)*, Shiraz, Iran, May 2012, pp. 7-12. (**IEEE Conference**)
16. M. Ghasemi, **M. H. Moaiyeri** and K. Navi, "Analytical Performance Evaluation of Molecular Logic Circuits", In *Proc. 16<sup>th</sup> International symposium on Computer Architecture and Digital Systems (CADSD)*, Shiraz, Iran, May 2012, pp. 104-108. (**IEEE Conference**)
17. F. Safaei, **M. H. Moaiyeri** and M. Tehrani, "Design and Evaluating Carbon Nanotube Interconnects for a Generic Delta MIN", In *proc., 19<sup>th</sup> Euromicro International Conference on Parallel, Distributed and Network-based Processing*, Cyprus, Feb. 2011, pp. 488-492. (**IEEE Conference**)
18. M. Rezazadeh, F. Safaei and **M. H. Moaiyeri**, "Comparative Performance Study of Multi-Stage Interconnection Networks Using Carbon Nanotube Switches", In *proc., 9<sup>th</sup> International Conference on Embedded and Ubiquitous Computing*, Melbourne, Australia, Oct. 2011, pp. 326-331. (**IEEE Conference**)
19. A. Doostaregan, **M. H. Moaiyeri**, K. Navi, and O. Hashemipour, "On the design of new low-power CMOS standard ternary logic gates", In *Proc. 15<sup>th</sup> International symposium on Computer Architecture and Digital Systems (CADSD)*, Tehran, Iran, Sep. 2010, pp. 115-120. (**IEEE Conference**)
20. **M. H. Moaiyeri**, R. Faghieh Mirzaee, K. Navi and T. Nikoubin, "New high-performance majority function based Full Adders", In *proc., 14<sup>th</sup> International Computer Conference, Computer Society of Iran*, Tehran, Iran, Oct. 2009, pp. 100-104. (**IEEE Conference**)

۲۱. محمد حسین معیری، رضا فقیه میرزایی، کیوان ناوی، "طراحی سلول‌های تمام جمع کننده تک بیتی با قابلیت اطمینان و کارایی بالا"، چهاردهمین کنفرانس انجمن کامپیوتر ایران، تهران، ایران، اسفند ۱۳۸۷.

۲۲. رضا فقیه میرزایی، محمد حسین معیری، کیوان ناوی، "طراحی سلول‌های جدید جمع کننده کم مصرف و با کارایی بالا در سطح ترانزیستور"، چهاردهمین کنفرانس انجمن کامپیوتر ایران، تهران، ایران، اسفند ۱۳۸۷.

### فعالیت‌های فرهنگی و اجرایی

- استاد مشاور علمی انجمن علمی رباتیک دانشگاه شهید بهشتی با حکم معاون محترم فرهنگی دانشگاه ۱۳۹۸-
- سرپرست تیم رباتیک دانشگاه شهید بهشتی ۱۳۹۹-
- مسئول امور فرهنگی دانشکده مهندسی برق دانشگاه شهید بهشتی با حکم ریاست محترم دانشگاه ۱۳۹۵-۱۳۹۸
- استاد مشاور علمی انجمن علمی مهندسی برق دانشگاه شهید بهشتی با حکم معاون محترم فرهنگی دانشگاه ۱۳۹۵-۱۳۹۷
- استاد راهنمای دانشجویان کارشناسی مهندسی پزشکی دانشگاه شهید بهشتی ورودی ۱۳۹۸
- همکاری موثر در راه‌اندازی دوره کارشناسی مهندسی پزشکی در دانشکده برق دانشگاه شهید بهشتی ۱۳۹۷
- عضو کمیته‌های علمی و اجرایی دوره‌های مختلف "کنفرانس مهندسی برق ایران" و "کنفرانس انجمن کامپیوتر ایران"